

The Delphion Integrated View

Get Now: PDE | [More choices...](#)Tools: Add to Work File: [Create new](#)View: INPADOC | Jump to: [Top](#)Go to: [Derwent](#)

>Title: **JP10145231A2: DATA CORRECTING METHOD FOR A/D CONVEF DEVICE AND D/A CONVERSION DEVICE**

Derwent Title: Data correction method for A/D converter used in plant controller - involves calculating gain or offset error and non-linearity error based on correction value obtained by comparing converted digital signal with ideal digital signal [\[Derwent Record\]](#)

Country: JP Japan

Kind: A

Inventor: MATOBA TERUO;
INAZAWA TAKUYA

Assignee: MITSUBISHI ELECTRIC CORP
[News, Profiles, Stocks and More about this company](#)

Published / Filed: 1998-05-29 / 1996-11-06

Application Number: JP1996000294193

IPC Code: H03M 1/10

Priority Number: 1996-11-06 JP1996000294193

Abstract:

PROBLEM TO BE SOLVED: To realize a high accuracy A/D conversion device by obtaining the correction value of a converted digital signal from a difference between a digital signal obtained by a least-square method and an ideal digital signal previously given and correction-operation a gain/offset error and a nonlinearity error.

SOLUTION: A characteristic line 16 is derived by previously performing the least square method on the characteristic curve 17 of the input digital signal. At this time, vertical lines are drawn at each of points a1 to a5 by the least-square method and obtaining the characteristic line 16, so that the sum of distances L1 to L5 to the node of the characteristic line 16 is to be a minimum, and thus, the characteristic line 16 is made to be a line in which the influence of nonlinearity error is minimum. Then thereafter, a correction value is obtained from points a1' and a5' on the characteristic line 16, and two points b1 and b5 on an ideal line 18. Then, an arbitrary value of the characteristic curve 17 is correction-operated by this correction value, so that the gain/offset error is corrected and a characteristic curve 19, in which the influence of nonlinearity error is minimum, can be derived.

COPYRIGHT: (C)1998,JPO

Family: None

Other Abstract Info: DERABS G98-369007 DERG98-369007

(51)Int.Cl.⁶
H 03M 1/10

識別記号

F I
H 03M 1/10A
B

審査請求 未請求 請求項の数4 OL (全 11 頁)

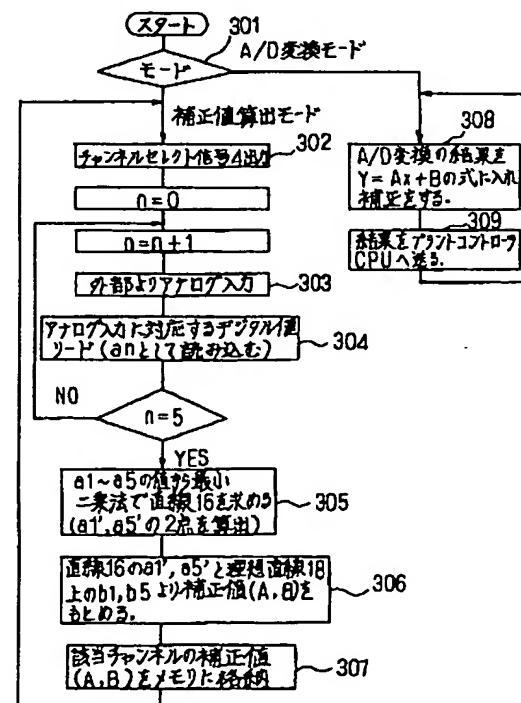
(21)出願番号 特願平8-294193
(22)出願日 平成8年(1996)11月6日(71)出願人 000006013
三菱電機株式会社
東京都千代田区丸の内二丁目2番3号
(72)発明者 的場 輝夫
東京都千代田区大手町二丁目6番2号 三菱電機エンジニアリング株式会社内
(72)発明者 鮎沢 順也
東京都千代田区大手町二丁目6番2号 三菱電機エンジニアリング株式会社内
(74)代理人 弁理士 宮園 順一

(54)【発明の名称】 A/D変換装置及びD/A変換装置におけるデータ補正方法

(57)【要約】

【課題】 従来のデータ補正方法では補正しきれなかつたゲイン/オフセット誤差及び非直線性誤差を最小限に抑え、より高精度なA/D変換装置及びD/A変換装置を得る。

【解決手段】 A/D変換装置において、変換後のデジタル信号7を最小二乗法を用いて求められたデジタル信号と、予め与えられた理想デジタル信号との値の差分により補正值を求め、この補正值に基づいてゲイン/オフセット誤差及び非直線性誤差を補正演算する。



【特許請求の範囲】

【請求項1】 入力されたアナログ信号をデジタル信号に変換して出力するA/D変換装置において、アナログ信号をデジタル信号に変換した後のデジタル信号を最小二乗法を用いて求められたデジタル信号と、予め与えられた理想デジタル信号との値の差分により補正值を求め、この補正值に基づいてゲイン/オフセット誤差及び非直線性誤差を補正演算することを特徴とするA/D変換装置におけるデータ補正方法。

【請求項2】 入力されたアナログ信号をデジタル信号に変換して出力するA/D変換装置において、異なる3点以上の入力アナログ信号の値をそれぞれ変換した3点以上のデジタル信号の値と、上記異なる3点以上の入力アナログ信号の値にそれぞれ対応する正確な3点以上の入力アナログ信号の値をそれぞれ変換した3点以上のデジタル信号の値との差分により補正值を求め、この補正值に基づいてゲイン/オフセット誤差及び非直線性誤差を補正演算することを特徴とするA/D変換装置におけるデータ補正方法。

【請求項3】 入力されたデジタル信号をアナログ信号に変換して出力するD/A変換装置において、予め与えられた理想デジタル信号より変換されたアナログ信号を理想的なアナログ信号出力になるよう調整したときのデジタル値を求めそれより最小二乗法を用いて求められたデジタル信号と、予め与えられた理想デジタル信号との値の差分により補正值を求め、この補正值に基づいてゲイン/オフセット誤差及び非直線性誤差を補正演算することを特徴とするD/A変換装置におけるデータ補正方法。

【請求項4】 入力されたデジタル信号をアナログ信号に変換して出力するD/A変換装置において、異なる3点以上の予め与えられた理想デジタル信号の値をそれぞれ変換した3点以上のアナログ信号を理想的なアナログ信号出力になるように調整したときのそれぞれ対応するデジタル信号の値と、上記異なる3点以上の予め与えられた理想デジタル信号の値との差分により補正值を求め、この補正值に基づいてゲイン/オフセット誤差及び非直線性誤差を補正演算することを特徴とするD/A変換装置におけるデータ補正方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はプラントコントローラ等に使用するA/D変換装置におけるデータ補正方法及びD/A変換装置におけるデータ補正方法に関するものである。

【0002】

【従来の技術】 図11は従来のA/D変換装置を含む回路構成を示すブロック図であり、図12はその変換特性を示した図である。図11において、100はA/D変換装置101とプラントコントローラのCPU102を

備えたプラントコントローラである。1はプラント30などからプラントコントローラ100へ入力されるアナログ信号であり、複数入力される。A/D変換装置101において、2はアナログ信号1を受け取るアナログ入力回路、3は複数チャンネルあるアナログ信号内の1つを選択するためのマルチプレクサ回路、4はマルチプレクサ回路3へのチャンネルセレクト信号、5はマルチプレクサ回路3よりセレクトされたアナログ信号、6はアナログ信号をデジタル信号に変換するためのA/D変換回路、8はA/D変換回路6でデジタル化されたデジタル信号7を処理し、プラントコントローラのCPU102へデータ9を送信するCPUである。

【0003】 また、図12は図11に示すCPU8の内部においてデジタル化されたデジタル信号に補正演算を施した場合の特性をグラフに表わしたものであり、横軸をアナログ値、縦軸をデジタル値として表している。図12において、26は補正演算を施す前のA/D変換特性直線を示し、18はA/D変換特性直線26に補正演算を施した後の特性を示している。また、18はA/D変換装置101において理想的なA/D変換特性直線を示している。

【0004】 次に動作について説明する。図11において、プラント30より入力された複数のアナログ信号1は、アナログ入力回路2を介してマルチプレクサ回路3に入力される。マルチプレクサ回路3はCPU8から入力されるチャンネルセレクト信号4により複数のアナログ信号の内、1つをセレクトしA/D変換回路6へ入力する。A/D変換回路6は、アナログ信号をそれに対応する任意のデジタル信号に変換しCPU8へ入力する。しかし、CPU8へ入力されたデジタル信号はこれらの回路を通ってくる間に、はじめに入力されたアナログ信号に対応しないものとなっている場合が多い。この誤差をCPU8で演算することによって補正する。この補正演算には回路ごとの補正值が必要であり、その補正值を導くには、予めそのA/D変換装置101の持つ誤差の程度を知る必要がある。そのため、図12において、A/D変換結果のA/D変換特性直線26上の2ポイントと、理想的なA/D変換特性直線18上の2ポイントにおけるデジタル値を求める。ここでは例として、それ点a1, a2及び点b1, b2の各2ポイントをとるものとして記述する。

【0005】 上記で求めた各直線上の2ポイントにおけるデジタル値より、下記の換算式(1), (2), (3)に従って補正值を求める。この補正值によりA/D変換結果のA/D変換特性直線26上の任意のポイントにおいて補正演算を施せばA/D変換特性直線26を理想的なA/D変換特性直線18に近付けることができる。このときA/D変換特性直線26は、点a1, a2とA/D変換特性直線18上の点b1, b2が重なるように縦軸方向及び傾きを補正することになる。

【0006】

【数1】

$$Y = AX + B \quad \cdots \cdots (1)$$

【0007】

【数2】

$$A = \frac{(y_2 - y_1)}{(x_2 - x_1)} \quad \cdots \cdots (2)$$

【0008】

【数3】

$$B = y_1 - \frac{(y_2 - y_1)}{(x_2 - x_1)} \cdot x_1 \quad \cdots \cdots (3)$$

【0009】なお、Yは補正演算後のデジタル値、Xは補正演算前のデジタル値、 x_1, x_2, y_1, y_2 は図12に示すデジタル値を示す。また、A, Bは補正値を示す。

【0010】

【発明が解決しようとする課題】以上説明したような従来のデータ補正方法では、A/D変換結果に含まれるゲイン/オフセット誤差は、その特性が直線的なものであれば充分補正できるといえる。しかし、実際にはこれに非直線性誤差も含まれ、図13のライン27に示すようにその特性が曲線状となる場合が多く、これを従来の補正方法で補正演算をしても図13のライン28に示すように補正値を求めた点a1, a2の2ポイント以外は理想直線18から離れた値となってしまい、演算による補正効果があまり上がりず、プラントの動作状況の正確な把握やプラントへの正確な制御信号の出力などは難しいものであった。

【0011】この発明は、上記のような課題を解決するためになされたものであり、A/D変換装置及びD/A変換装置においてゲイン/オフセット誤差の吸収、及び非直線性誤差の低減を行うことで、より高精度のA/D変換及びD/A変換を行えるデータ補正方法を提供することを目的とする。

【0012】

【課題を解決するための手段】第1の発明のデータ補正方法は、A/D変換装置において、アナログ信号をデジタル信号に変換した後のデジタル信号を最小二乗法を用いて求められたデジタル信号と、予め与えられた理想デジタル信号との値の差分により補正值を求め、この補正值に基づいてゲイン/オフセット誤差及び非直線性誤差を補正演算することを特徴とするものである。

【0013】第2の発明のデータ補正方法は、A/D変換装置において、異なる3点以上の入力アナログ信号の値をそれぞれ変換した3点以上のデジタル信号の値と、上記異なる3点以上の入力アナログ信号の値にそれぞれ対応する正確な3点以上の入力アナログ信号の値をそれ

ぞれ変換した3点以上のデジタル信号の値との差分により補正值を求め、この補正值に基づいてゲイン/オフセット誤差及び非直線性誤差を補正演算することを特徴とするものである。

【0014】第3の発明のデータ補正方法はD/A変換装置において、予め与えられた理想デジタル信号より変換されたアナログ信号を理想的なアナログ信号出力になるよう調整したときのデジタル値を求めそれより最小二乗法を用いて求められたデジタル信号と、予め与えられた理想デジタル信号との値の差分により補正值を求め、この補正值に基づいてゲイン/オフセット誤差及び非直線性誤差を補正演算することを特徴とするものである。

【0015】第4の発明のデータ補正方法は、異なる3点以上の予め与えられた理想デジタル信号の値をそれぞれ変換した3点以上のアナログ信号を理想的なアナログ信号出力になるよう調整したときのそれぞれ対応するデジタル信号の値と、上記異なる3点以上の予め与えられた理想デジタル信号の値との差分により補正值を求め、この補正值に基づいてゲイン/オフセット誤差及び非直線性誤差を補正演算することを特徴とするものである。

【0016】

【発明の実施の形態】

実施の形態1. 以下、この発明の実施の形態1を図に基づいて説明する。図1は本実施の形態1及び後述する実施の形態2に係るA/D変換装置を含む回路構成を示すブロック図である。図2は本実施の形態1によるA/D変換特性を示す図である。図3は本実施の形態1に係るデータ補正方法の処理を示すフローチャートである。

【0017】図1において、1はプラント30などからA/D変換装置103及びCPU102を備えたプラントコントローラ100へ入力されるアナログ信号であり、複数入力される。A/D変換装置103において、2はアナログ信号1を受け取るアナログ入力回路、3は複数チャンネルあるアナログ信号の内の1つを選択するためのマルチブレクサ回路、4はマルチブレクサ回路3へのチャンネルセレクト信号、5はマルチブレクサ回路3よりセレクトされたアナログ信号、6はアナログ信号をデジタル信号に変換するためのA/D変換回路、8はA/D変換回路6でデジタル化されたデジタル信号7を処理しプラントコントローラのCPU102へデータ9を送信するCPUである。

【0018】プラント30からのアナログ信号1はアナログ入力回路2を介してマルチブレクサ回路3に入力される。次にマルチブレクサ回路3においてセレクトされたアナログ信号5は次段のA/D変換回路6でmビットのデジタル信号7に変換され、CPU8に入力される。そしてCPU8はプラントコントローラのCPU102へデータ9を送信する。この時の変換特性と本実施の形

態1のデータ補正方法を用いた場合の変換特性を図2に示す。図2において、17はゲイン／オフセット誤差及び非直線性誤差を含んだA／D変換結果の特性曲線であり、図1におけるアナログ信号1とmビットデジタル信号7との関係を示したものである。図2の16は特性曲線17より最小二乗法を用いて導いた特性直線である。図2では例として点a1～a5の5ポイントで特性直線16を導いている。また、18は特性直線16に補正演算を施した特性直線であり、これはA／D変換結果の理想的な特性直線である。そして19は本データ補正方法によって得られる最終的な補正結果を示す特性曲線である。

【0019】次に動作について説明する。図1において、プラント30より入力された複数のアナログ信号1は、アナログ入力回路2を介してマルチブレクサ回路3に入力される。マルチブレクサ回路3はCPU8から入力されるチャンネルセレクト信号4により複数のアナログ信号の内、1つをセレクトしA／D変換回路6へ入力する。A／D変換回路6では、アナログ信号5をそれに対応するデジタル信号7に変換しCPU8へ入力する。しかし、CPU8へ入力されたデジタル信号7はこれらの回路を通ってくる間に、はじめに入力されたアナログ信号に対応しないものとなっている場合が多い。これをグラフに表すと図2の特性曲線17のようになる。本実施の形態1では、この特性曲線17を理想特性直線18に最も誤差の影響が小さくなるポイントにて近付けるようにしたものであり、補正演算に最小二乗法を採用している。

【0020】以下、図2にて説明を続ける。特性曲線17を予め最小二乗法によって、特性直線16を導いている。この時、最小二乗法は点a1～a5の各ポイントにおいて垂線を引き特性直線16との交点までの距離L1～L5の合計が最小となるような特性直線16を求めるものであり、これにより特性直線16を非直線性誤差の影響が最小となる直線とすることができます。またこの後、特性直線16上の点a1'、a5'と理想直線18の2ポイントb1、b5より補正值を求める。そして、この補正值により特性曲線17の任意の値を補正演算することにより、ゲイン／オフセット誤差は補正され、また非直線性誤差の影響が最小となる特性曲線19を導くことができる。なお、最小二乗法の後に行う補正演算は従来技術の補正演算式を用いるものとする。

【0021】次に、この一連の動作を図3のフローチャートで説明する。前述のようにこのデータ補正方法では、予め補正值を算出しておかなくてはならないため、本A／D変換装置103の持つ動作モードとしては、“補正值算出モード”及び“A／D変換モード”的2モードを用意しておくものとする（ステップ301）。はじめは本A／D変換装置103内の回路誤差によりチャンネル毎の補正值を求める必要があるため、補正值算出

モードとしておく。補正值算出モードでは、まず複数あるチャンネルの内、どのチャンネルの補正值を算出するかを決めるため、CPU8よりチャンネルセレクト信号4を出力する（ステップ302）。このとき、アナログ信号1には正確な値を入力する必要があるためアナログ入力回路2に図示しない電圧発生器などを接続しておく。電圧発生器より図2の点b1に対応する正確なアナログ値を入力し（ステップ303）、A／D変換後のデジタル値をリードする（ステップ304）。このデジタル値は図2の点a1となる。同じ方法を他のポイントについても行い図2の点a2～a5の値を求める。点a1～a5により得られたものが図2の特性曲線17となる。次に、これらの値より最小二乗法を用いて図2の直線16を求め（ステップ305）、その最小値の点a1'、a5'及び理想特性直線18上の最小値の点b1、最大値の点b5が分かれれば補正值A、Bを求めることができ（ステップ306）、求められた補正值はメモリIC等に格納しておく（ステップ307）。ここで、該当チャンネルの補正值は算出できことになり、他チャンネルの補正值を算出する必要がある場合はCPU8からのチャンネルセレクト信号4を任意の値とした後、上記と同様の方法で補正值を算出する。

【0022】各チャンネルの補正值が算出できれば、本A／D変換装置103の動作モードを“A／D変換モード”とする。本A／D変換モードは、実際のプラント30で通常使用する場合のモードであるため、アナログ信号1には実際のプラント30からの信号接続としておく。そして、プラント30から任意のアナログ信号が入力されても、前述の補正值で補正演算（ステップ308、309）を施すことにより、ゲイン／オフセット誤差は完全に補正され、また非直線性誤差はその影響が最小となる値に補正されるため、図2の曲線19に示す特性とすることができます。

【0023】このようなデータ補正方法によりプラントからのアナログ信号をより精度よく受け取ることができますためプラントの動作状況が正確に把握でき、ひいてはコントローラの制御性の向上につながる。

【0024】実施の形態2。上記の実施の形態1では、図2の特性曲線17より最小二乗法を用いて特性直線16を導いており、非直線性誤差の値が比較的小さい場合には効果的な方法だといえる。しかし、非常に大きな非直線性誤差が出ている場合、つまり特性曲線のカーブが急になっている場合等には、この方法では直線性誤差の最小値を見いだすことは出来てもそれ以上の補正をすることはできない。そこで、本実施の形態2では、この最小二乗法を用いず特性曲線17上の各点a1～a5についてそれぞれに補正值を求め補正演算することとしたので、非直線性誤差が大きく出ている場合でもそれらを補正し理想の値に近付けることができる。

【0025】このことを図4に基づいて説明する。図2の点a1', a5'について求めた補正值を図4では、点a1, a2間、点a2, a3間、点a3, a4間、点a4, a5間それぞれについて求めることとし、各ポイントの範囲内で補正演算を行えば、図4に示すように非直線性誤差も低減でき、また同時にゲイン/オフセット誤差も補正できるため、より理想特性直線18に近付けることができる。

【0026】この一連の動作を図5のフローチャートで説明する。実施の形態1と同様に本実施の形態2のデータ補正方法では、予め補正值を算出しておかなければならぬいため、本A/D変換装置103(図1参照)の持つモードとしては、“補正值算出モード”及び“A/D変換モード”の2モードを用意しておくものとする(ステップ501)。まず、はじめは本A/D装置内の各回路誤差によりチャンネル毎の補正值を求める必要があるため、補正值算出モードとしておく。補正值算出モードでは、まず複数あるチャンネルの内、どのチャンネルの補正值を算出するかを決めるため、CPU8よりチャンネルセレクト信号4を出力する(ステップ502)。このとき、アナログ信号1には正確な値を入力する必要があるためアナログ入力回路2(図1参照)には図示しない電圧発生器などを接続しておく。電圧発生器より図4の点b1に対応する正確なアナログ値を入力し(ステップ503)、A/D変換後のデジタル値をリードする(ステップ504)。このデジタル値は図4の点a1となる。つぎに、上記同様、電圧発生器により図4の点b2に対応する正確なアナログ値を入力し、A/D変換後のデジタル値をリードする。このデジタル値が図4の点a2となる。同じ方法を図4の点b3, b4, b5についても行い点a3, a4, a5の値を求める。点a1～a5の値をリードした後、点a1, a2間、点a2, a3間、点a3, a4間、点a4, a5間についてそれぞれの補正值を算出する(ステップ505～509)。また、他のチャンネルについても補正值を求める場合は、CPU8からのチャンネルセレクト信号4を任意の値とした後、上記と同様の方法で補正值を算出する。

【0027】各チャンネルの補正值が算出できれば、本A/D変換装置103の動作モードを“A/D変換モード”とする。本モードは、実際のプラント30で通常使用する場合のモードであるため、アナログ信号1には実際のプラント30からの信号接続としておく。そして、プラント30から任意のアナログ信号が入力されても、前述の補正值で補正演算(ステップ510, 511)を施すことにより、ゲイン/オフセット誤差は完全に補正され、また非直線性誤差も理想直線18に近づくよう補正されるため、図4の曲線20に示す特性とすることができます。また、上記では点a1～a5の5ポイントで補正值を算出したが、このポイント数を増やせばもっと理想直線に近づけることができる。

【0028】このようなデータ補正方法によりプラントからのアナログ信号をより精度よく受け取ることができるためプラントの動作状況が正確に把握でき、ひいてはコントローラの制御性の向上につながる。

【0029】実施の形態3。また、上記実施の形態1及び実施の形態2では、A/D変換について述べたが、同様のデータ補正方法をD/A変換についても応用することができる。本実施の形態3を図6、図7及び図8に基づいて説明する。図6は本実施の形態3によるD/A変換装置201の回路構成を含むブロック図であり、プラントコントローラのCPU202からプラント30への制御信号出力は本D/A変換装置201を介して行われる。プラントコントローラ200からD/A変換装置201のCPU8へ送られる制御データ15はデジタルデータであり、これをCPU8は次段のD/A変換回路10へデジタル信号(デジタルデータ)7として出力する。D/A変換回路10で変換されたアナログ信号11はマルチブレクサ回路12に入力され、CPU8からのチャンネルセレクト信号4によって任意のチャンネルのアナログ出力回路13に入力される。そして、アナログ出力信号14は各プラント30へと出力される。このときアナログ出力信号14は、これらの回路を通つくる間に、A/D変換装置の場合と同じくゲイン/オフセット誤差及び非直線性誤差が発生する。このときの変換特性と本実施の形態3のデータ補正方法を用いた場合の変換特性を図7に示す。補正演算はCPU8にて行われることとなり、予め回路誤差を見込んだmビットのデジタル信号7を出力するものである。

【0030】図7は本実施の形態3におけるD/A変換特性を示すグラフである。図7において、22はゲイン/オフセット誤差及び非直線性誤差を含んだD/A変換結果の特性曲線であり、図6におけるアナログ信号14とmビットデジタル信号7との関係を示したものである。図7の21は特性曲線22より最小二乗法を用いて導いた特性直線であり、図7では例として点a1～a5の5ポイントで特性直線21を導いている。また、23は特性直線21に補正演算を施していた特性直線であり、これはD/A変換結果の理想的な直線である。そして24は本補正方法によって得られる最終的な補正結果を示す特性曲線である。

【0031】ここまで考えたとしては、実施の形態1におけるA/D変換装置とほぼ同様であるが、その実現方法が異なるので、一連の動作を図8のフローチャートで説明する。実施の形態1の場合と同様に本実施の形態3のデータ補正方法では予め補正值を算出しておかなくてはならないため、本D/A変換装置201の持つ動作モードとしては、“補正值算出モード”及び“D/A変換モード”の2モードを用意しておくものとする(ステップ801)。はじめは、D/A変換装置201内の回路誤差によりチャンネルごとの補正值を求める必要が

あるため、補正值算出モードとしておき、アナログ出力回路13には、高精度の電圧計（図示せず）を接続しておく。補正值算出モードでは、まず複数あるチャンネルの内、どのチャンネルの補正值を算出するかを決めるため、CPU8よりチャンネルセレクト信号4を出力する（ステップ802）。次にCPU8より図7の点b1の値を出力し、予め接続しておいた高精度電圧計の値を見ながら（ステップ803）任意の値となるようCPU8の出力データを調整していく（ステップ804）。この値が図7の点a1となる。同じ方法で点b2, b3, b4, b5についても行い、図7の点a2, a3, a4, a5の値を求める。これが図7の特性曲線22となる。

【0032】次に、これら点a1～a5の値より最小二乗法を用いて図7の特性直線21を求め、その最小値の点a1' と最大値の点a5' を求める（ステップ805）。この2点a1', a5' が分かれれば補正值C, Dを求めることができ（ステップ806）、求められた補正值はメモリIC等に格納しておく（ステップ807）。これで、該当チャンネルの補正值は算出できたことになり、他チャンネルの補正值を算出する必要がある場合はCPU8からのチャンネルセレクト信号4を任意の値とした後、上記と同様の方法で補正值を算出する。

【0033】各チャンネルの補正值が算出できれば、本

$$C = \frac{(x_2 - x_1)}{(y_2 - y_1)}$$

【0038】

$$D = x_2 - \frac{(x_2 - x_1)}{(y_2 - y_1)} \cdot y_2 \quad \text{---(6)}$$

【0039】なお、Yは補正演算後のデジタル値、Xは補正演算前のデジタル値、C, Dは補正值、x1, x2, y1, y2とデジタル値（図12参照）を示す。

【0040】実施の形態4。上記実施の形態3では、図7の特性曲線22より最小二乗法を用いて特性直線21を導いており、非直線誤差の値が比較的小さい場合には効果的な方法だといえる。しかし、非常に大きな非直線誤差がでている場合、つまり特性曲線のカーブが急になっている場合等には、この方法では直線性誤差の最小値を見いだすことは出来てもそれ以上の補正をすることはできない。このことはA/D変換装置の場合と同様である。

【0041】そこで、本実施の形態4では、この最小二乗法を用いて特性曲線22上の各点a1～a5についてそれぞれ補正值を求め補正演算することとしたので、非直線性誤差が大きく出ている場合でもそれらを補正し理想的の値に近付けることができる。このことを図9に示すグラフを基に説明する。図7で点a1', a5'について求めた補正值を図9では、点a1, a2間、点a2, a3間、点a3, a4間、点a4, a5間それぞれにつ

D/A変換装置201の動作モードを“D/A変換モード”とする。本D/A変換モードは、実際のプラント30で通常使用する場合のモードであるため、アナログ出力信号14の接続は実際のプラント30からの信号接続としておく。そして、プラントコントローラ200から任意のデジタル信号が出力されても、前述の補正值で補正演算を施すことにより（ステップ808, 809）、ゲイン/オフセット誤差は完全に補正され、また非直線性誤差はその影響が最小となる値に補正されるため、図7の特性曲線24に示す特性とすることができる。

【0034】このようなデータ補正方法によりプラントコントローラからの制御信号をより精度よくプラントへ送ることができるためコントローラの制御性の向上につながる。

【0035】なお、D/A変換において回路誤差から導く補正值の算出法はA/D変換の場合とは異なり、次の式(4), (5), (6)による方法で算出できる。

【0036】

【数4】

$$Y = CX + D \quad \text{---(4)}$$

【0037】

【数5】

$$\text{---(5)}$$

【数6】

$$\text{---(6)}$$

いて求めることとし、各ポイントの範囲内で補正演算を行えば、図9に示すように非直線性誤差も低減でき、また同時にゲイン/オフセット誤差も補正できるため、より理想直線特性23を近付けることができる。

【0042】この一連の動作を図10のフローチャートで説明する。実施の形態3と同様に本実施の形態4のデータ補正方法では、予め補正值を算出しておかなければならぬため、本D/A変換装置201（図6参照）の持つモードとしては、“補正值算出モード”及び“D/A変換モード”的2モードを用意しておくものとする（ステップ901）。はじめは本D/A変換装置201内の回路誤差によりチャンネル毎の補正值を求める必要があるため、補正值算出モードとしておき、アナログ出力回路13（図6参照）には、高精度の電圧計（図示せず）を接続しておく。補正值算出モードでは、まず複数あるチャンネルの内、どのチャンネルの補正值を算出するかを決めるため、CPU8よりチャンネルセレクト信号4を出力する（ステップ902）。次にCPU8より点b1の値を出力し、予め接続しておいた高精度電圧計の値を見ながら（ステップ903）任意の値となるよう

CPU 8 の出力データを調整していく（ステップ 904）。この値が図 9 の点 a1 となる。同じ方法で点 b2, b3, b4, b5 についても行い、図 9 の点 a2, a3, a4, a5 の値を求める。これが図 9 の特性曲線 22 となる。点 a1 ~ a5 の値をリードした後、点 a1, a2 間、点 a2, a3 間、点 a3, a4 間、点 a4, a5 間についてそれぞれの補正值 C, D を算出する（ステップ 905 ~ 909）。また、他のチャンネルについても補正值を求める場合は、CPU 8 からのチャンネルセレクト信号 4 を任意の値とした後、上記と同様の方法で補正值を算出する。

【0043】各チャンネルの補正值が算出できれば、本 D/A 変換装置 201 の動作モードを“D/A 変換モード”とする。本 D/A 変換モードは、実際のプラント 30 で通常使用する場合のモードであるため、アナログ出力信号 14 の接続は実際のプラント 30 への信号接続としておく。そして、プラントコントローラ 200 から任意の制御信号が出力されても、前述の補正值で補正演算（ステップ 910, 911）を施すことにより、ゲイン／オフセット誤差は完全に補正され、また非直線性誤差も理想特性直線 23 に近づくよう補正されるため、図 9 の曲線 25 に示す特性とすることができます。また、上記では点 a1 ~ a5 の 5 ポイントで補正值を算出したが、このポイント数を増やせばもっと理想特性直線 23 に近づけることができる。

【0044】このようなデータ補正方法により、プラントコントローラからの制御信号をより精度よくプラントへ送ることができるためコントローラの制御性の向上につながる。

【0045】

【発明の効果】以上のように、第 1 の発明によれば、A/D 変換装置において、変換後のデジタル信号を最小二乗法を用いて求められたデジタル信号と、予め与えられた理想デジタル信号との値の差分により補正值を求め、この補正值に基づいてゲイン／オフセット誤差及び非直線性誤差を補正演算するようにしたので、従来のデータ補正方法では補正しきれなかったゲイン／オフセット誤差及び非直線性誤差を最小限に抑えることができ、より高精度な A/D 変換装置を提供できるという効果が得られる。

【0046】第 2 の発明によれば、A/D 変換装置において、異なる 3 点以上の入力アナログ信号の値をそれぞれ変換した 3 点以上のデジタル信号の値と、上記異なる 3 点以上の入力アナログ信号の値にそれぞれ対応する正確な 3 点以上の入力アナログ信号の値をそれぞれ変換した 3 点以上のデジタル信号の値との差分により補正值を求め、この補正值に基づいてゲイン／オフセット誤差及び非直線性誤差を補正演算するようにしたので、従来のデータ補正方法では補正しきれなかったゲイン／オフセット誤差及び非直線性誤差を最小限に抑えることができ、

また、特に非直線性誤差が非常に大きい場合でも効果があり、したがって、より高精度な A/D 変換装置を提供できるという効果が得られる。

【0047】第 3 の発明によれば、D/A 変換装置において、変換後のアナログ信号を最小二乗法を用いて求められたアナログ信号と、予め与えられた理想アナログ信号との値の差分により補正值を求め、この補正值に基づいてゲイン／オフセット誤差及び非直線性誤差を補正演算するようにしたので、従来のデータ補正方法では補正しきれなかったゲイン／オフセット誤差及び非直線性誤差を最小限に抑えることができ、より高精度な D/A 変換装置を提供できるという効果が得られる。

【0048】第 4 の発明によれば、D/A 変換装置において、異なる 3 点以上の入力デジタル信号の値をそれぞれ変換した 3 点以上のアナログ信号の値と、上記異なる 3 点以上の入力デジタル信号の値にそれぞれ対応する正確な 3 点以上の入力デジタル信号の値をそれぞれ変換した 3 点以上のアナログ信号の値との差分により補正值を求め、この補正值に基づいてゲイン／オフセット誤差及び非直線性誤差を補正演算するようにしたので、従来のデータ補正方法では補正しきれなかったゲイン／オフセット誤差及び非直線性誤差を最小限に抑えることができ、また、特に非直線性誤差が非常に大きい場合でも効果があり、したがって、より高精度な D/A 変換装置を提供できるという効果が得られる。

【図面の簡単な説明】

【図 1】 本発明の実施の形態 1 及び実施の形態 2 に係る A/D 変換装置の回路構成を含むブロック図である。

【図 2】 実施の形態 1 に関する A/D 変換特性を示すグラフである。

【図 3】 実施の形態 1 の動作に関するフローチャートである。

【図 4】 実施の形態 2 に関する A/D 変換特性を示すグラフである。

【図 5】 実施の形態 2 の動作に関するフローチャートである。

【図 6】 本発明の実施の形態 3 及び実施の形態 4 に係る A/D 変換装置の回路構成を含むブロック図である。

【図 7】 実施の形態 3 に関する D/A 変換特性を示すグラフである。

【図 8】 実施の形態 3 の動作に関するフローチャートである。

【図 9】 実施の形態 4 に関する D/A 変換特性を示すグラフである。

【図 10】 実施の形態 4 の動作に関するフローチャートである。

【図 11】 従来の A/D 変換装置の回路構成を含むブロック図である。

【図 12】 従来の A/D 変換特性を示すグラフである。

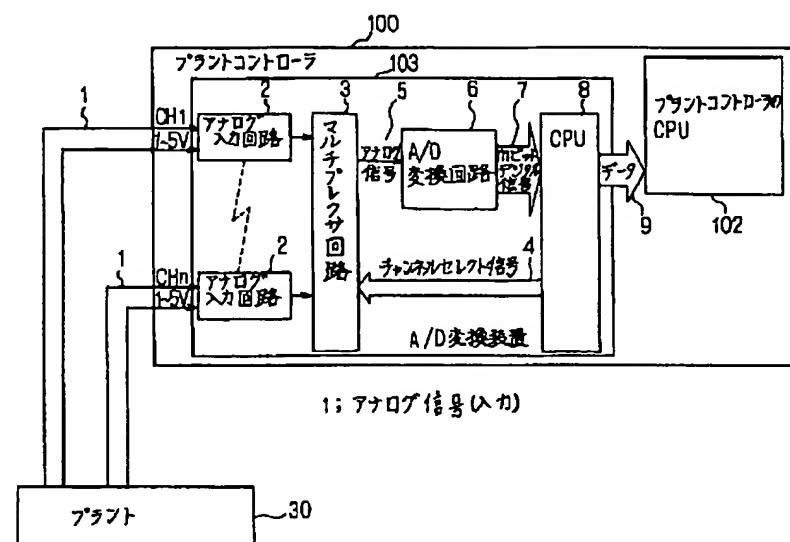
【図13】 従来のA/D変換特性を示すグラフである。

【符号の説明】

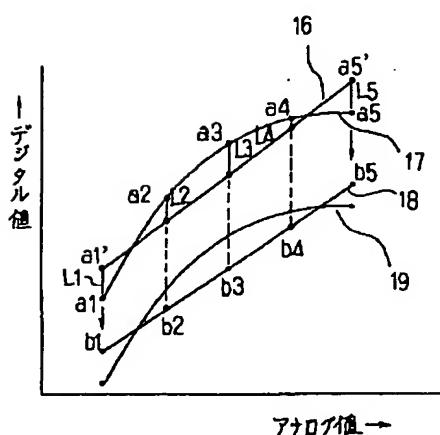
1 アナログ信号、2 アナログ入力回路、3, 12 マルチブレクサ回路、4 チャンネルセレクト信号、5 アナログ信号、6 A/D変換回路、7 mビットデ

ジタル信号、8 CPU、9, 15 データ、10 D/A変換回路、11 アナログ信号、13 アナログ出力回路、14 アナログ出力信号、30 プラント、100, 200 プラントコントローラ、102, 202 プラントコントローラのCPU、103 A/D変換装置、201 D/A変換装置。

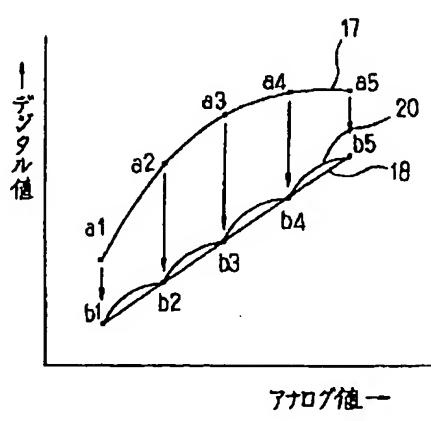
【図1】



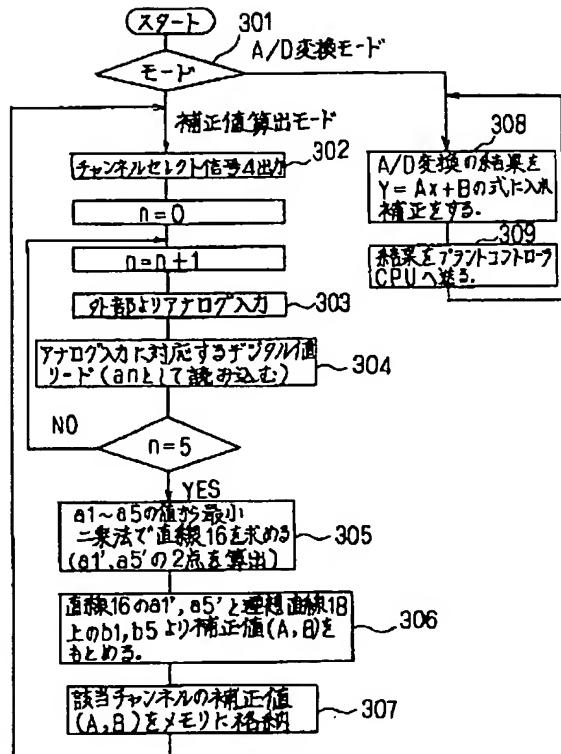
【図2】



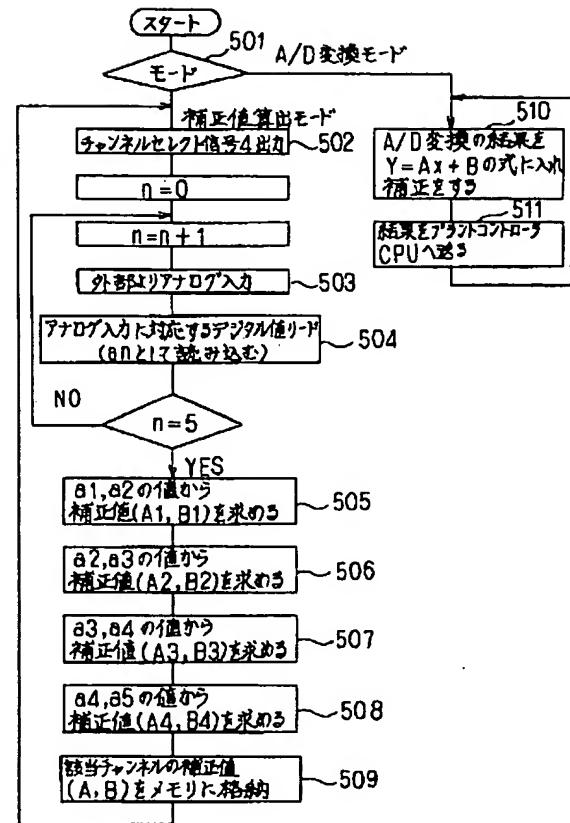
【図4】



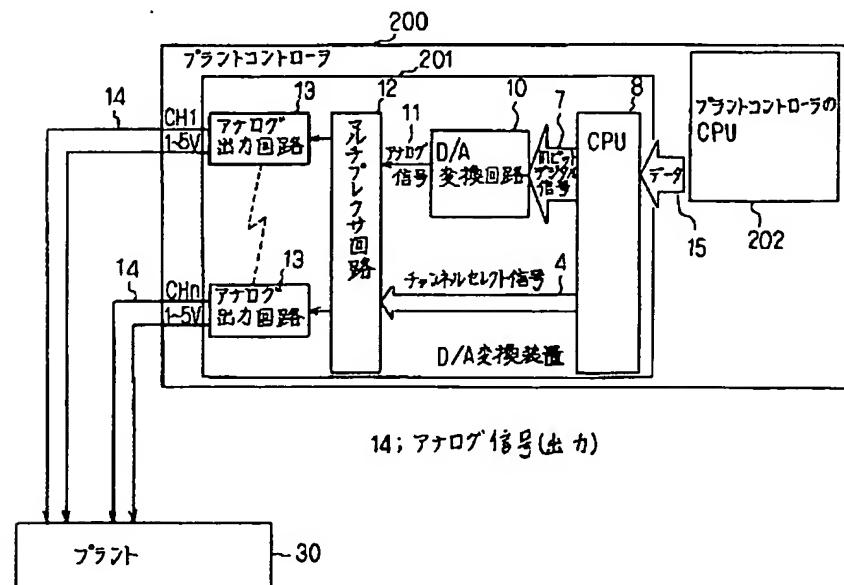
【図3】



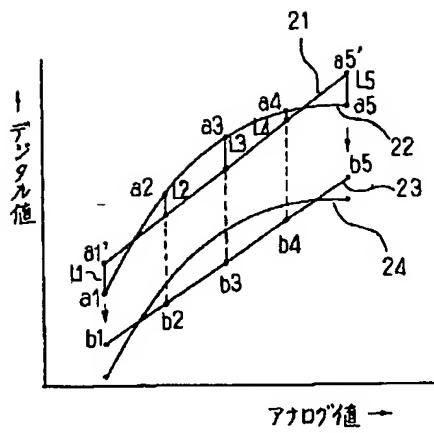
【図5】



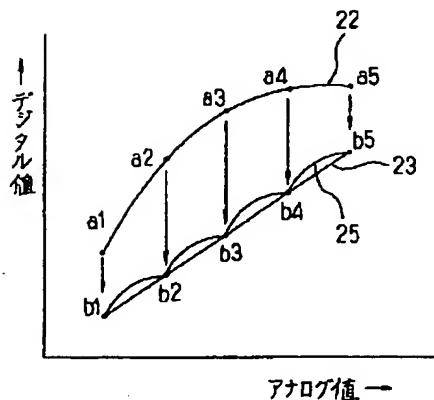
【図6】



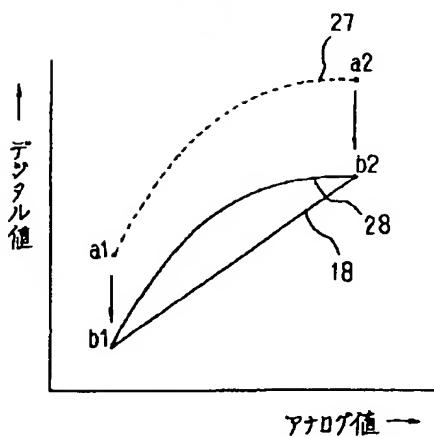
〔图7〕



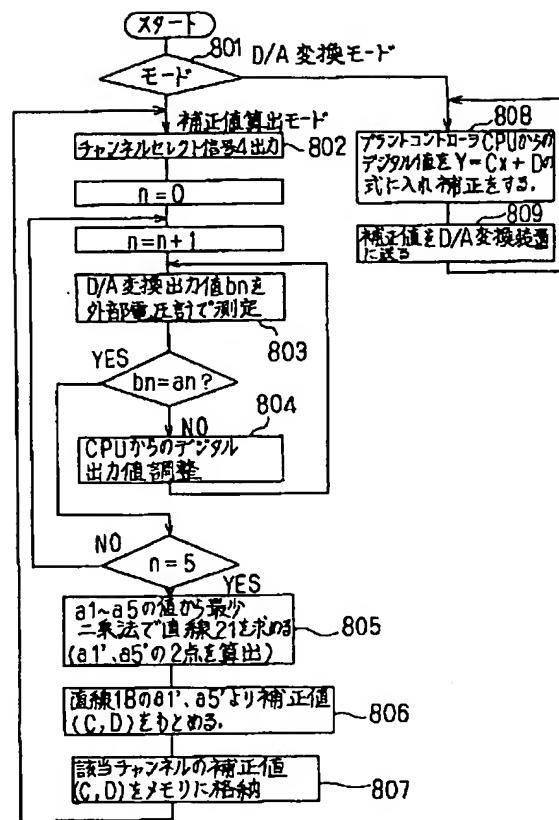
[圖 9]



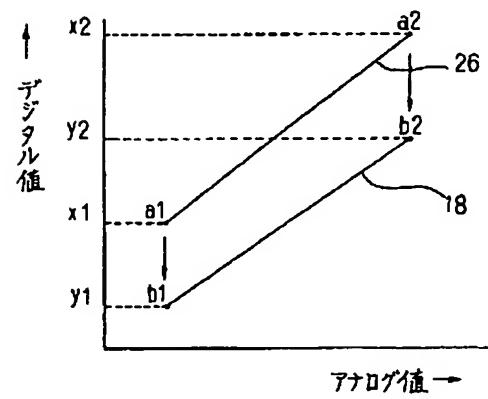
[図13]



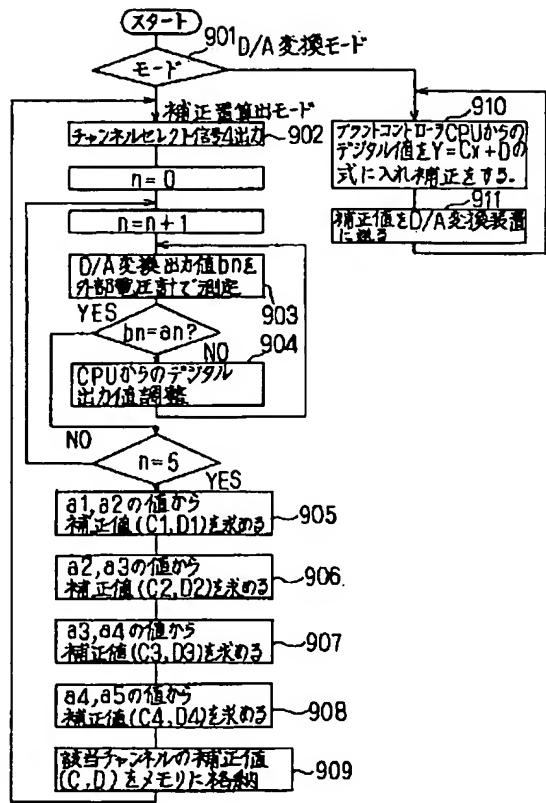
[图 8]



【图12】



【図10】



【図11】

